

Sistemas Secuenciales

12

INTRODUCCION

Son sistemas secuenciales aquellos cuya/s salida/s depende/n no sólo de su/s entrada/s, sino también de el o los estados anteriores. Los circuitos secuenciales más usuales son los Flip Flops.

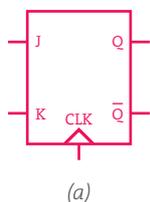
FLIP FLOPS

Los Flip Flops son dispositivos con dos estados estables. Cada estado puede alterarse según se aplique una determinada combinación de entradas al tiempo que se ejecuta un pulso de clock. Pueden usarse como unidad básica de memoria.

Los Flip Flops más usados son los J-K, T, y D. En bibliografía académica se podrá encontrar como primera aproximación el Flip Flop R-S; por el propósito inicial de esta guía, aquí no se analizará. El Flip Flop R-S no es comercial.

FLIP FLOP J-K.

Tiene dos entradas para selección de estado: J y K, y una entrada de reloj: CLK. Las salidas son: Q y \bar{Q} . En la *Ilustración 12.1* se resume el comportamiento mediante sus características técnicas.



J	K	Q_n	Q_{n+1}
0	0	0	0
0	0	1	1
0	1	0	0
0	1	1	0
1	0	0	1
1	0	1	1
1	1	0	1
1	1	1	0

(b)

J	K	Q_{n+1}
0	0	Q_{n+1}
0	1	0
1	0	1
1	1	\bar{Q}_n

(c)

$$Q_{n+1} = J \times \bar{Q}_n + \bar{K} \times Q_n$$

(d)

Ilustración 12.1: (a) Diagrama del Flip Flop J-K; (b) Tabla extendida; (c) Tabla reducida; (d) Ecuación característica.

FLIP FLOP T

Tiene una entrada para selección de estado: T, y una entrada de reloj: CLK. Las salidas son: Q y \bar{Q} . En la *Ilustración 12.2* se resume el comportamiento mediante sus características técnicas.

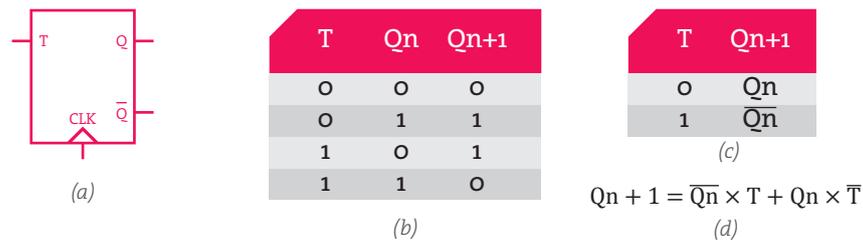


Ilustración 7.2: (a) Diagrama del Flip Flop T; (b) Tabla extendida; (c) Tabla reducida; (d) Ecuación característica.

FLIP FLOP D

Tiene una entrada para selección de estado: D, y una entrada de reloj: CLK. Las salidas son: Q y \bar{Q} . En la *Ilustración 12.3* se resume el comportamiento mediante sus características técnicas.

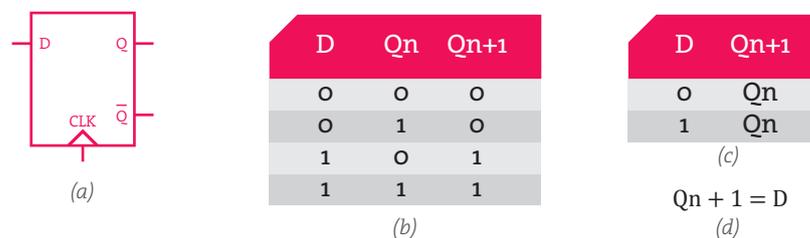


Ilustración 12.2: (a) Diagrama del Flip Flop T; (b) Tabla extendida; (c) Tabla reducida; (d) Ecuación característica.

FLIP FLOPS EN CADENA

Los Flip Flops pueden conectarse entre sí de modo de construir circuitos más complejos. Los mismos pueden ser circuitos sincrónicos o asincrónicos.

Un circuito sincrónico o síncrono, es aquel en el cual todos y cada uno de los dispositivos que lo conforman responde a un mismo clock.

Por su parte, en los circuitos asincrónicos o asíncronos, los subsistemas funcionan con lógicas que responden a tiempos de ejecución diferentes.

La forma general de analizar los Flip Flops en cadena es construir un diagrama de tiempos en el cual se muestra el valor de cada estado en relación al tiempo. Ese tiempo puede ser referenciado a un clock único, en el caso sincrónico, o a cualquier otro clock principal o secundario o cambio de estado, para los asincrónicos.

A modo de ejemplo, se muestra en las *Ilustraciones 12.4* y *12.5*, un análisis de un sistema contador ascendente asincrónico binario de 4 bits con disparo por flanco ascendente.

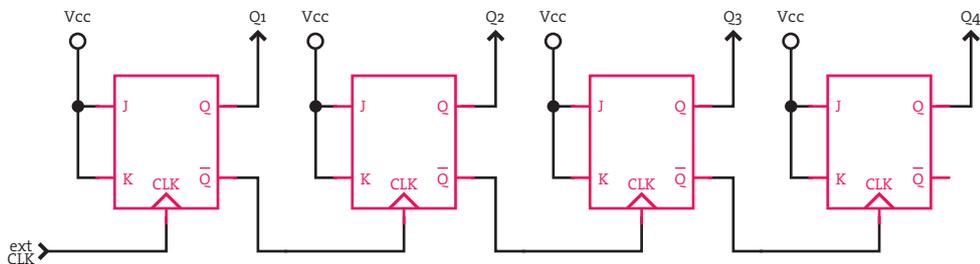
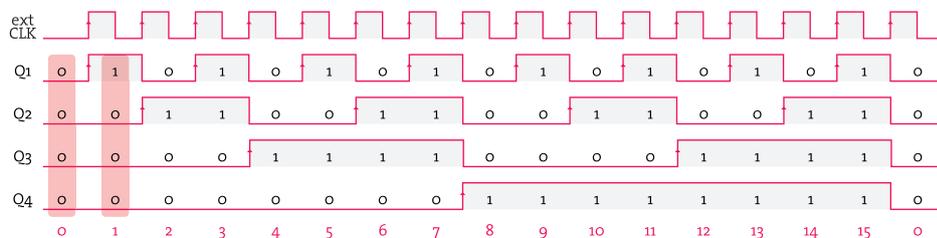


Ilustración 12.5: Diagrama de tiempos del sistema de la Ilustración 7.4.



Por último, debe destacarse que en circuitos integrados suelen encontrarse entradas asincrónicas extras. En el caso de los Flip Flops, suelen encontrarse dos entradas adicionales denominadas “set” (S) y “reset” (R). La primera suele establecer en 1 la salida Q y la segunda en 0. Combinaciones de ellas provocan otros estados. De todos modos, en las hojas de datos aparecen explicaciones y tablas que deben ser tomadas en cuenta a la hora del diseño de un circuito.