Latchs

15

INTRODUCCION

Los latchs son dispositivos que "recuerdan" un estado de N bits cuando una entrada asincrónica "enable" se desactiva. Cuando se activa, las entradas se copian a las salidas.

En la *Ilustración 15.1* se ejemplifica el funcionamiento en un latch de 4 bits. Observar que cuando la entrada E está en 1 las entradas pasan a las salidas. En 0, se mantiene el estado anterior.

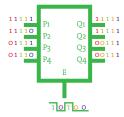


Ilustración 15.1: Latch de 4 bits. Se muestran 5 pasos de "enable" con cambio en las entradas.